

Diseño de un oscilador de microondas considerando las pistas del circuito impreso

Resumen

Se presenta el diseño completo de un oscilador de 1.1 GHz. incluido el diseño de las pistas. Se describen los pasos efectuados para la determinación de los componentes a utilizar para la verificación de la condición de oscilación y para el diseño de las pistas del circuito. Se presentan además los resultados de las simulaciones que demuestran el funcionamiento del circuito.

Palabras claves- Metodología de diseño, Osciladores de microondas con FET

Abstract

This paper introduces a complete design of a 1.1 GHz oscillator, including the design of all the tracks. It describes all the steps carried out to determine the components to be used to verify the oscillation conditions and the track's layout design. The results of the simulations that demonstrate the circuit's performance are presented.

Key words- Design methodology, Microwave FET oscillators

Introducción

Una de las características más importantes en el diseño de circuitos de microondas es la consideración de los efectos parásitos que están presentes en el funcionamiento de los elementos de los circuitos. En este artículo se documenta el camino recorrido para poder diseñar un oscilador en el rango de microondas para la frecuencia de 1.1 GHz. Para ello se describe paso a paso cómo se abordaron las distintas situaciones donde fue necesario simular y compensar los efectos parásitos que provocaban una desviación de las condiciones ideales de operación de los dispositivos.

Diseño preliminar del circuito sin pistas

La finalidad de hacer un diseño preliminar del circuito sin tomar en cuenta las pistas ni los elementos parásitos asociados a los componentes reales es constatar que el concepto de circuito oscilador a emplear es efectivo. Una vez demostrado esto, ya vale la pena hacer un diseño más elaborado.

Para empezar se tiene que el elemento clave del circuito es el transistor. La característica básica del transistor es poseer un ancho de banda mayor que diez veces la frecuencia de operación, además es deseable que su capacidad de manejo de potencia sea buena y que sea naturalmente inestable a la frecuencia de operación. Otros factores importantes en la elección del transistor son la disponibilidad de adquirir el elemento mismo y de adquirir los datos técnicos suficientes para emplearlos en la simulación de circuitos. Estos datos pueden ser los valores de los elementos del diagrama equivalente de pequeña señal del transistor o los parámetros S del mismo. Todas estas condiciones son satisfechas por el transistor NE34018.

De acuerdo al fabricante del transistor, un punto de operación ideal para este dispositivo contempla un voltaje drenador fuente de 2 V y una corriente de drenador de 10 mA. Para efectos de alimentación

* Wenceslao Rivas es ingeniero en electrónica por la Universidad Don Bosco y Diplom-Ingenieur por la Technische Universität Berlin. Actualmente se desempeña como catedrático de la escuela de ingeniería electrónica y como miembro del Consejo de Investigación de la Universidad Don Bosco. (e-mail: oscar.rivas@udb.edu.sv).

del transistor por medio de fuentes reguladas de voltaje es necesario traducir el dato de corriente de drenador a su voltaje compuerta fuente equivalente. Esto se hace con el auxilio de la gráfica proporcionada por el fabricante (Fig. 1). Es así como se determina que el voltaje compuerta fuente debe ser -0.68 V.

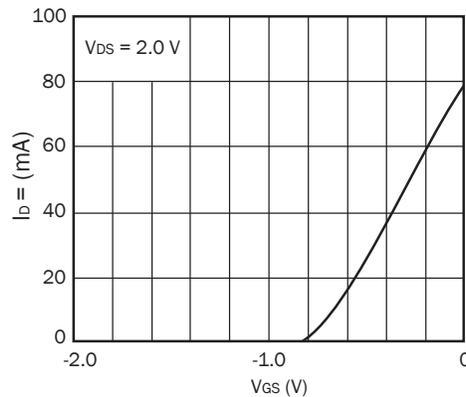


Fig. 1. Curva de corriente de drenador vrs. Voltaje compuerta fuente.

Dado que el oscilador a diseñar es del tipo Colpitts, para obtener el efecto de oscilación son necesarios únicamente un inductor y dos capacitores. Se ha elegido como valor del inductor 8 nH. Luego se ha calculado el valor de los capacitores utilizando la conocida fórmula de la frecuencia de resonancia de un circuito LC en paralelo. Aquí se ha considerado por simplicidad a C como el resultado de la conexión serie de los capacitores del circuito del oscilador Colpitts. Resulta con esto que los valores requeridos deben ser 4 y 5 pF respectivamente.

El circuito queda entonces de la manera mostrada en la Fig. 2.

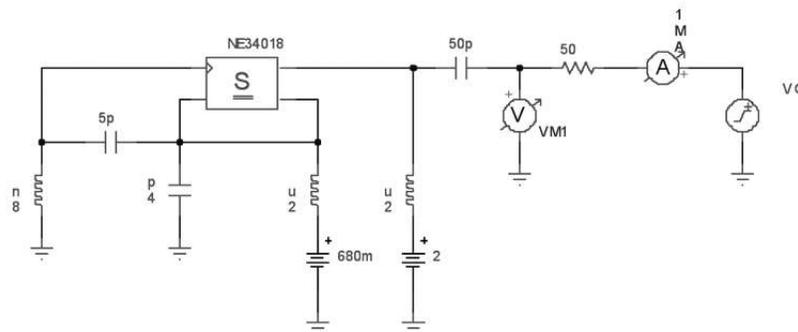


Fig.2. Diseño preliminar sin pistas.

Para constatar si existe una condición preferente de oscilación a la frecuencia de 1.1 GHz se calcula por medio del circuito de la Fig.2 la impedancia de salida de éste. Los resultados para la parte real de esta impedancia se observan en Fig. 3.

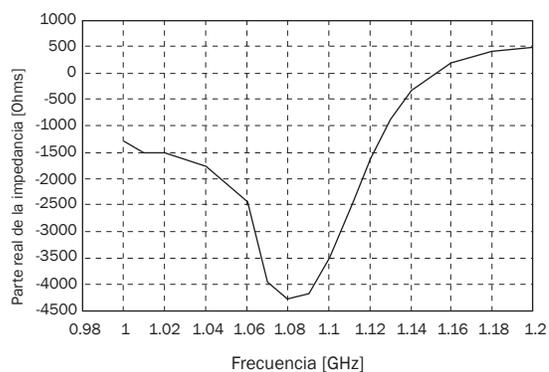


Fig. 3. Gráfica de la resistencia de salida del circuito oscilante vs. frecuencia cuando $C_1=5$ pF y $C_2=4$ pF.

En la gráfica de la Fig. 3 se observa que el mínimo de resistencia se produce a 1.08 GHz. Ha sido por ello necesario ajustar (por prueba y error) los valores de los capacitores para hacer coincidir el mínimo de resistencia con la frecuencia de oscilación deseada de 1.1 GHz. Esto se consiguió para $C_1=4$ pF y $C_2=4.1$ pF. En la Fig. 4 se observa el nuevo trazo de la curva para la resistencia de salida del circuito oscilante.

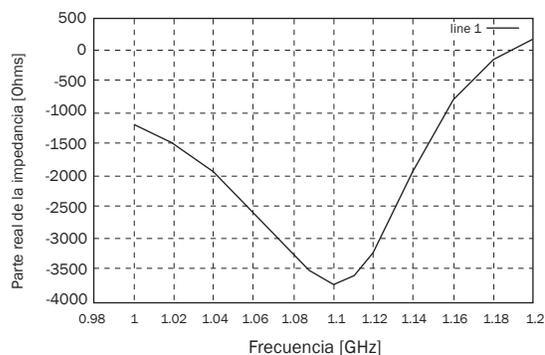


Fig. 4. Gráfica de la resistencia de salida del circuito oscilante vs. frecuencia cuando $C_1=4$ pF y $C_2=4.1$ pF.

Diseño del circuito con pistas

Luego de haber comprobado que la condición de oscilación está satisfecha, se puede proceder a diseñar el circuito tomando en cuenta los detalles asociados a los elementos reales.

Determinación de las características de la tableta disponible

Para empezar es necesario conocer los parámetros de la tableta que son determinantes para el funcionamiento del circuito. En el caso particular de este diseño se cuenta de antemano con un tipo de tableta específico que es conocido como FR4. De entre los muchos fabricantes de tabletas para circuito impreso, uno de ellos proporciona en su hoja de especificaciones respectiva [1] que la constante dieléctrica relativa de la FR4 tiene un valor de 5.2 a 1 MHz. En el proceso de diseño se ha utilizado este valor puesto que se ha asumido que éste permanece prácticamente constante en un amplio rango de frecuencias²⁴. En cuanto a las dimensiones físicas de la tableta, por una parte se ha medido el espesor del dieléctrico que ha resultado ser de 1.55 mm y por otra se ha asumido como espesor de la metalización el valor típico de 5 μ m.

24. En realidad para la frecuencia de operación utilizada el valor cae aproximadamente a 4.7 lo cual podría afectar bastante el funcionamiento del circuito sin embargo esto no es relevante para los fines de este artículo.

Modelos de capacitores discretos

Para describir el comportamiento real de los capacitores a utilizar, se han empleado los datos de parámetros S correspondientes a dichos elementos que han sido proporcionados por el fabricante de capacitores Johanson Technology. Sin embargo, estos datos no son suficientes para lograr describir por completo el comportamiento de los capacitores en el circuito, puesto que adicionalmente al comportamiento del elemento en sí es necesario tomar en cuenta el montaje del mismo sobre la tableta respectiva. Para describir esto el fabricante propone utilizar el modelo presentado en la Fig. 5. Los valores de los elementos del modelo dependen del tipo de tableta a utilizar. En este caso al seguir la indicaciones que aparecen en [2] se tiene que para una tableta FR4 de espesor del dieléctrico de 1.55 mm los capacitores deberán valer 0.0123 pF. Además el retardo debido a la longitud de los elementos debe ser de 32 pS para el tamaño de capacitor 0805 y de 45 pS para el tamaño 1210. Para efectos de simulación esto se ha modelado con líneas de transmisión ideales de una longitud eléctrica equivalente de 12.7° y 17.82° respectivamente.

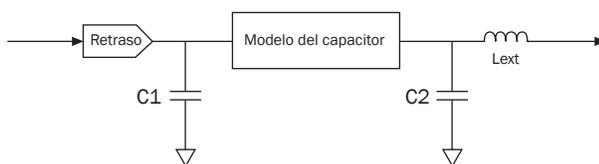


Fig. 5. Modelo para considerar los efectos parásitos del montaje de los capacitores en la tarjeta de circuito impreso.

Debido a este efecto de retraso de la señal causado por el tamaño mismo del capacitor, ha sido necesario compensar los elementos por medio de tramos de línea que completen un desfase de 360° y así el comportamiento de todo el conjunto sea nuevamente el previsto por el fabricante. Una situación adicional que se produce en relación al funcionamiento de los capacitores consiste en que el comportamiento de éstos no coincide con el comportamiento que tendría un elemento ideal del valor nominal previsto, sin embargo mediante el uso de un elemento de un valor diferente pero cercano al nominal se logra una buena aproximación al comportamiento deseado. Además, debido a que los transistores tienen una distribución de pines donde dos de ellos están destinados al terminal de fuente se ha considerado que la conexión guarde una cierta simetría con respecto a estos dos pines por lo que para obtener el efecto de C_1 y C_2 se ha optado por usar una conexión en paralelo de dos capacitores en ambos casos. Para obtener C_1 se contempla utilizar el paralelo de los capacitores 501S41C2R0BV4E y 501S41C2R2BV4E que nominalmente poseen un valor de 2 y 2.2 pF. Mientras que para obtener C_2 se contempla utilizar el paralelo de dos capacitores 501S41C0R7AV4E cuyo valor nominal es 0.7 pF.

Hay que diferenciar el trato que debe darse a C_1 y a C_2 , puesto que este último tiene un extremo conectado a masa mientras que C_1 está conectado entre compuerta y fuente, que son dos puntos distintos de masa. Por tanto C_1 debe ser modelado como una red de dos puertos y C_2 como una red de un puerto. En el primer caso debe tomarse en cuenta la transmisión de la señal de un extremo a otro, en cambio en el segundo caso solo interesa la reflexión producida por el elemento. Esto tiene incidencia específica en la longitud del tramo de línea que debe colocarse en serie al elemento para compensar el retraso que sufre la señal al pasar por él. Para C_1 es necesario poner pistas más largas, 67 mm en cada extremo, y para C_2 son necesarios solo 4.4 mm (parte de compensación se consiguió al elegir el valor de 0.7 pF en vez de uno más alto).

Modelado del inductor

El inductor ha sido creado por medio de un tramo de línea de transmisión terminada en cortocircuito.

[50]

El modelo utilizado para efectos de análisis del circuito consiste en un listado de valores de factor de reflexión obtenidos a través de la simulación de la estructura por medio del software SonnetLite®. En la Fig. 6 se muestra la estructura de la línea cortocircuitada.

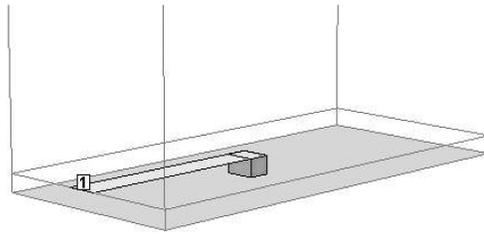


Fig. 6. Estructura de pista que se comporta como un inductor de 8 nH.

Diseño de red de polarización

El principio fundamental para el diseño de la red de polarización consiste en la conexión de los elementos mostrados en la Fig. 7.

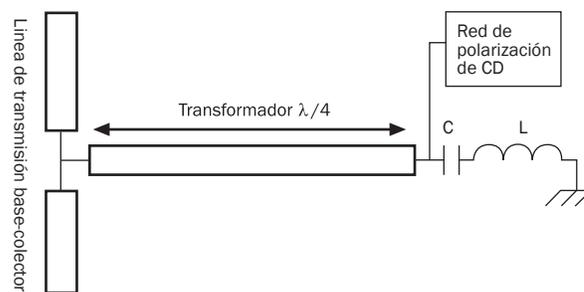


Fig. 7. Red de alimentación.

La red LC debe estar en resonancia a la frecuencia de trabajo del circuito principal. Tiene como finalidad producir una muy baja impedancia (prácticamente un cortocircuito) para señales de esa frecuencia y en cambio no ser una carga para el voltaje de corriente directa destinado a polarizar el transistor. La línea de longitud un cuarto de lambda hace que la bajísima impedancia de la red LC se vea como una impedancia muy grande (tendiente a infinito) en el punto donde se une a las pistas del circuito por donde pasa la señal. Desde el punto de vista de las señales de frecuencia 1.1 GHz es como si toda la red de alimentación no existiera. Ahora bien, para la realización de esta red, el circuito LC está constituido mediante un capacitor y las pistas que lo conectan. Depende entonces de los valores de la capacitancia y de la longitud de las pistas que se logre el efecto de baja impedancia deseado exactamente a la frecuencia de trabajo. El esquema del elemento LC se muestra en la Fig. 8. Allí se muestra que el valor de capacitancia debe ser de 6.2 pF²⁵ y la longitud de la línea en serie de 2.5 mm. Así mismo el dibujo del trazado de pistas de esta parte se muestra en la Fig. 9. En la Fig. 10 se observa la ubicación del factor de reflexión de la red de alimentación en el diagrama de Smith (magnitud 1 y ángulo de -0.8), la cual es muy cercana a la de un circuito abierto ideal.

25. Se usará el dispositivo 501S41C6R2BV4E de Johanson Technology

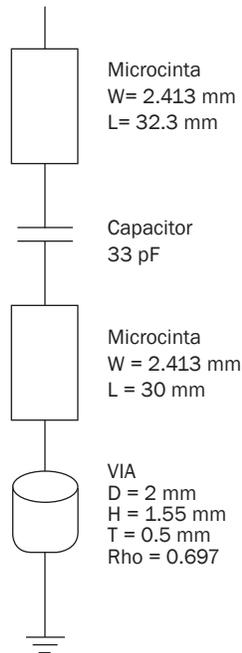


Fig. 8. Esquema de conexión de la red LC para la red de alimentación.

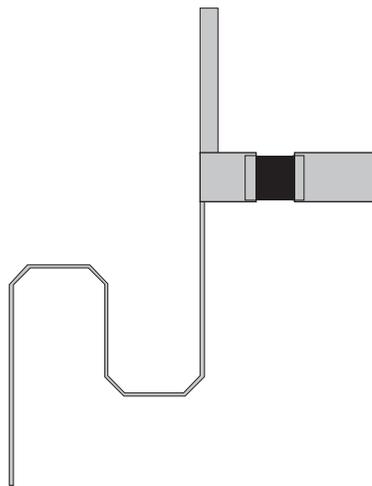


Fig. 9. Trazado de pistas de la red de alimentación.

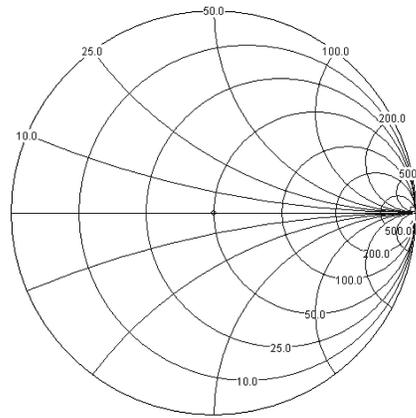


Fig. 10. Gráfica del factor de reflexión de la red de alimentación.

Simulación del circuito con los modelos de los elementos

La simulación del circuito usando los modelos de los elementos ha servido para comprobar, por una parte, que el concepto de oscilador elegido ha sido el adecuado y, por otra parte, que los elementos han sido correctamente modelados. Al usar los modelos anteriormente descritos en una conexión como la mostrada en la Fig.11 se han obtenido los resultados mostrados en la Fig. 12, donde se puede observar que la condición de oscilación se ha mantenido y eso ha dado la pauta para continuar con el diseño de las pistas que conectan los elementos entre si.

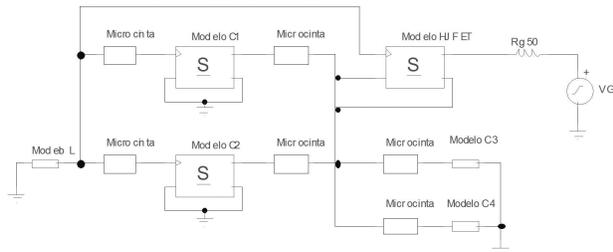


Fig. 11. Esquema para simulación del oscilador utilizando los modelos de los elementos reales.

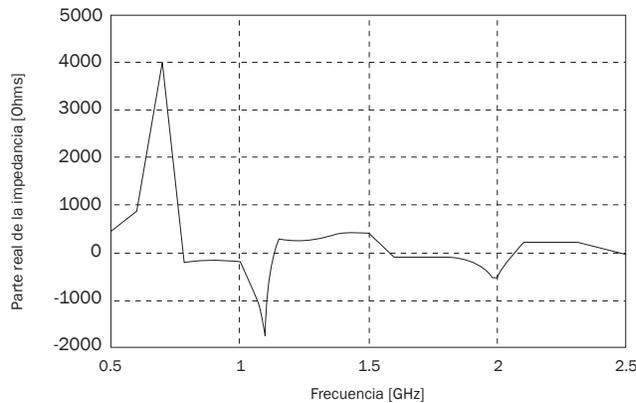


Fig. 12. Gráfica de la parte real de la impedancia interna del oscilador formado por los modelos de los elementos reales.

Diseño de las pistas de unión

Las dos características que han debido cumplir las pistas de unión han sido tales que su longitud produjera un desfase cero de la señal, es decir que han debido tener una longitud eléctrica de 360° , y que su trazado ha tenido que coincidir perfectamente con la ubicación espacial de los elementos en la tarjeta, esto ha motivado a que este trazado llevara una serie de discontinuidades en forma de esquinas que permitieran cumplir con ambos objetivos. El método empleado para resolver esta tarea ha sido idear primero un trazado tentativo, en este se ha dejado una longitud primeramente como incógnita y que luego ha sido determinada algebraicamente.

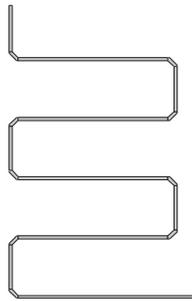


Fig. 13. Pista de unión.

Por ejemplo, en la Fig.13 se necesita que tanto la longitud de la pista (igual a λ) como la distancia de los extremos tengan valores determinados, entonces para encontrar un posible trazado que cumpla ambos objetivos se ha establecido una ecuación donde se suman las longitudes de cada tramo y se ha dejado como incógnita por determinar la longitud del tramo horizontal de los lóbulos del trazado. De (1) se obtiene
 $x = 20.1 \text{ mm}$

$$6.25 + \sqrt{2} + x + \sqrt{2} + 6 + \sqrt{2} + x + \sqrt{2} + 24.1 = 147.5 \quad (1)$$

Una característica adicional que se ha tomado en cuenta en el diseño de las pistas de unión es que se ha preferido que su impedancia característica fuera grande (ancho pequeño) con el fin de hacerla menos susceptible a variaciones debidas a errores de construcción, como ya se mencionó en el diseño de la red de alimentación.

Para comprobar la efectividad de las pistas se ha simulado el circuito incluyendo las pistas y el resultado obtenido para 1.1 GHz ha sido que la impedancia mostrada es de $-286 - j 655 \text{ ohmios}$ con lo que se ha demostrado que la condición de oscilación se ha mantenido.

Diseño de la red de acople de impedancia

Para obtener el acople de impedancia del oscilador la impedancia del circuito vista en el puerto de salida se debe convertir a 50 ohmios . Para ello se utiliza la parte real con el mismo valor pero con signo positivo. Existen varias formas para poder llevar a cabo la adaptación, donde cada una utiliza distintos elementos. Una de ellas es utilizar la combinación de un stub²⁶ con un capacitor en serie (Fig. 14 y Fig. 15). Esta configuración tiene la ventaja de que su construcción es muy sencilla.

[54]

26. Tramo corto de línea de transmisión que sustituye a un elemento reactivo.

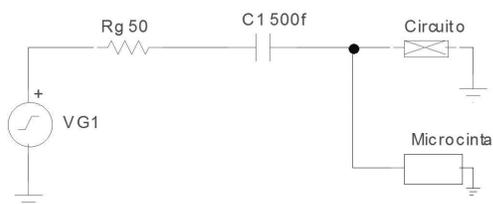


Fig. 14. Esquema de conexión de la red de acople de impedancia al oscilador.

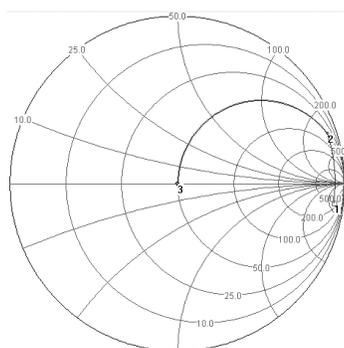


Fig. 15. Trazos en el diagrama de Smith que muestran el efecto de los elementos de la red de acople de impedancia.²⁷

En este caso es necesario que, teóricamente, el stub tenga una longitud de 0.214_λ (29.55 mm) y que el capacitor tenga un valor de 500 fF. Para la realización de la red con elementos reales es necesario verificar que se consigue el efecto deseado. Para ello se ha hecho una simulación que emplea un modelo que representa al capacitor real. En este proceso se ha encontrado que no es posible reproducir exactamente el funcionamiento de un capacitor ideal de 500 fF. Una vez considerados los efectos parásitos del montaje del capacitor en la tableta se ha llegado a un óptimo de funcionamiento cuando al capacitor (501S41C0R5AV4E) se le conecta un tramo de línea de compensación de 65.5 mm de longitud, del lado que conecta al oscilador y al stub. En cuanto a éste, se ha logrado constatar mediante simulación que se consigue el efecto deseado cuando la longitud del mismo es 25.4 mm, donde al final de la pista se coloca el pasador (vía) con el que se hace la conexión a masa.

En la gráfica de la Fig. 16 se puede ver la respuesta del circuito completo. Para 1.1 GHz se ha logrado una condición óptima para la oscilación con máxima transferencia de potencia, puesto que la parte real de la impedancia del puerto es -63.59 ohmios. Sin embargo como se puede ver de la gráfica de la Fig. 16 existe una condición de oscilación también a 1.15 GHz. Esto ha motivado a que sea necesaria una segunda etapa de adaptación de impedancia.

27. Se ha utilizado la versión demostrativa del software Smith.exe de ISBE

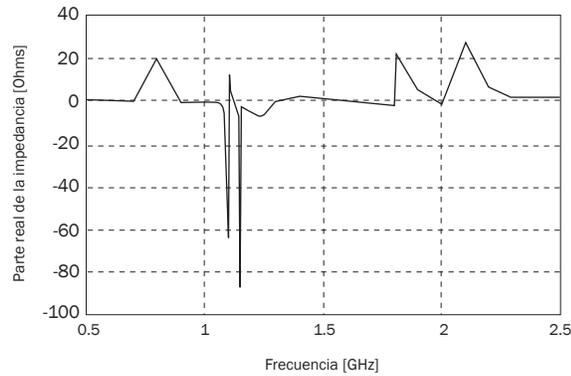


Fig. 16. Gráfica de la parte real de la impedancia del oscilador vs. Frecuencia con una sola etapa de adaptación de impedancia.

Para la segunda etapa de adaptación de impedancia se ha optado por utilizar una conexión de una línea en cascada y un stub (Fig. 17). Los valores teóricos de longitud que éstas deberían tener son 0.195λ y 0.147λ respectivamente.

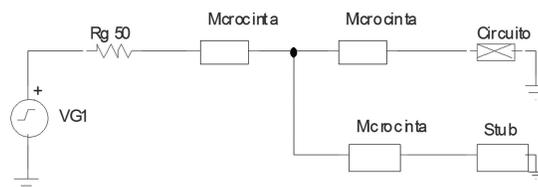


Fig. 17. Esquema de conexión de la segunda red de acople de impedancia al oscilador.

A partir de las simulaciones se ha obtenido sin embargo que para lograr los efectos deseados el stub debe tener una longitud de 21.3 mm. En el caso de la línea en cascada se ha dado una situación adicional motivada porque ha sido necesario que la línea tuviera dobleces y éstos han influenciado de alguna manera el funcionamiento del arreglo. Ha sido entonces necesario ajustar paso a paso la longitud del tramo horizontal de esta pista (Fig. 18) hasta que la simulación arrojara datos que se correspondieran con el fin perseguido. Esto se consiguió para una longitud de 10 mm.

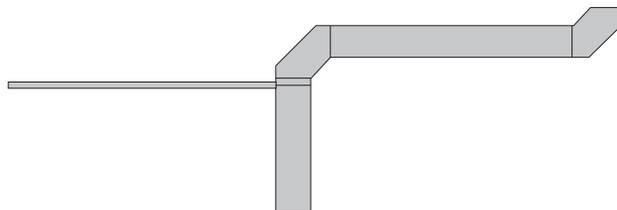


Fig. 18. Segunda red de acople de impedancia y pista de salida (vertical).

Resultados

En la Fig. 19 se puede ver el dibujo completo del oscilador y en las Fig. 20 y 21 se encuentran las gráficas que muestran el funcionamiento del mismo al hacer la simulación respectiva. Se observa que la condición de oscilación se ha conseguido.

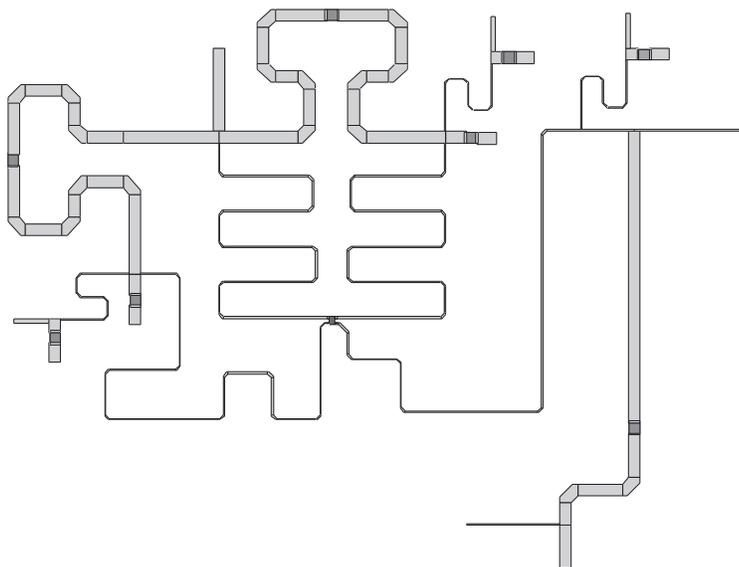


Fig. 19. Oscilador completo.

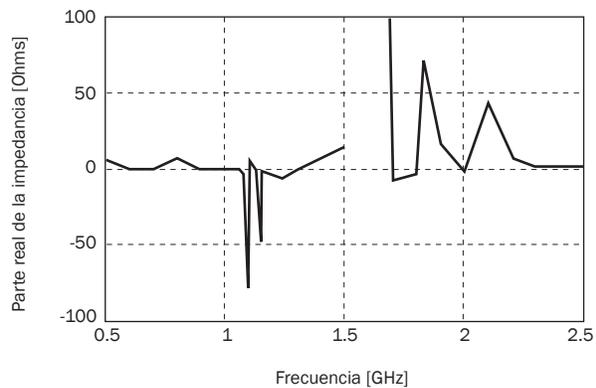


Fig. 20. Gráfica de la parte real de la impedancia del oscilador vrs. frecuencia.

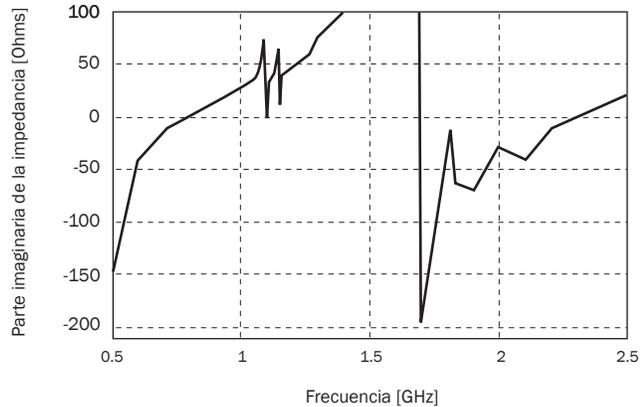


Fig. 21. Gráfica de la parte imaginaria de la impedancia del oscilador vrs. frecuencia.

Conclusion

Ha quedado bien documentado cómo en un proceso de diseño con elementos reales el trazado de las pistas no es un asunto trivial y se ha mostrado una manera de resolver el problema de hacer coincidir el largo de las pistas con la ubicación de los elementos. Además de esto, la simulación ha demostrado la efectividad del diseño donde se tomó en cuenta tanto el funcionamiento real de los dispositivos como la influencia de la red de polarización. Se mostró cómo, para que el funcionamiento del circuito fuera el deseado, tuvieron que elegirse elementos con valores nominales diferentes a los que en un análisis con elementos ideales se preveían como necesarios.

Referencias

- Fay, P. (2001, Octubre). "Introduction to microwave transistors". Disponible en línea en <http://pagesperso-orange.fr/pfe-hyper/Datasheets/lab7.pdf>
- Hewlett Packard (s.f.). "Microwave oscillator design. Application Note A008". Disponible en línea en <http://paginas.fe.up.pt/~hmiranda/etele/anA008.pdf>
- Johanson Technology. (2000, 9 de Mayo). "Simulating the effect of mounting on SRF and S-parameters for high frequency multi-layer ceramic capacitors". Disponible en línea en http://www.johansontechnology.com/technicalnotes/mns/JTI_M&S_8-04.pdf
- Maas, S. 1999. *Designing Oscillators with Voltaire XL*. Applied Wave Research, Inc.
- Orly, JJ. (2006, 19 de Enero). "G10 FR4 Technical Specifications". Disponible en línea en <http://www.jjorly.com>
- Rivas, W. (manuscrito sin publicar) "Un método para determinar los parámetros S de una red de dos puertos utilizando un software genérico de simulación de circuitos y una herramienta de cálculo".