

Proceso de diseño de un amplificador de bajo ruido (LNA) para la frecuencia de 6 GHz

Wenceslao Rivas*

Resumen

Se presenta un ejemplo que ilustra sobre el proceso de diseño de un amplificador de bajo ruido para microondas. Tomando como base las mediciones de parámetros S y de ruido del transistor NEC710 se describen los pasos esenciales para el diseño del amplificador. Se muestra además, a través de las gráficas correspondientes cómo se van obteniendo las características deseadas para este tipo de dispositivos.

Introducción

Los amplificadores de bajo ruido forman parte de los receptores de señales de altas frecuencias, éstos se ubican inmediatamente después de la antena receptora y su función es elevar el nivel de señal útil recibida con la característica principal de introducir la menor cantidad de ruido adicional posible a dicha señal procesada, ya que tienen baja figura de ruido, por debajo de los 2 dB. Esta es de muy baja potencia (por lo general ha sufrido la atenuación de viajar la distancia que hay entre un satélite y la superficie terrestre) por lo que el ruido producido por un amplificador cualquiera haría que la señal se perdiera. El ruido eléctrico tiene varios orígenes, el más común es el térmico, donde la potencia de ruido es proporcional a la temperatura de los elementos electrónicos que lo producen (resistencias y semiconductores). La tecnología anterior a la aquí utilizada, la cual entonces era de más amplio uso, se basaba en el enfriamiento de los circuitos, lo cual hacía que la temperatura de trabajo fuera bastante baja. La tecnología actual, en cambio, se basa en

la utilización de dispositivos semiconductores los cuales han sido construidos con características que hacen que la producción de ruido aún a temperatura ambiente sea bastante pequeña y por consiguiente aceptable para las aplicaciones como la aquí presentada.

Pasos de diseño

Lo primero es la elección del dispositivo, éste debe poseer como características principales por una parte, un bajo valor de figura de ruido, la cual se define como la razón de la relación señal a ruido de salida entre la relación señal a ruido de entrada y por otra parte una ganancia adecuada a la frecuencia o ancho de banda a los cuales debe funcionar el amplificador. Como segundo paso se debe estabilizar el transistor, debido a que de lo contrario el amplificador podría tener oscilaciones que harían aparecer señales indeseables. Como siguiente etapa de diseño es necesario empezar a considerar el efecto de las conexiones a través de pistas de circuito impreso, esto es, que el trazado del impreso debe hacerse de modo que las características de funcionamiento alcanzadas con el conexionado ideal no cambien demasiado bajo las condiciones reales. Por último hay que diseñar sendas redes a la entrada y a la salida para acoplar las impedancias

* Ingeniero en electrónica por la Universidad Don Bosco y Diplom-ingenieur por la Technische Universität Berlin. Actualmente se desempeña como catedrático de la Escuela de ingeniería electrónica de la Universidad Don Bosco.

nominales (50 ohmios) con las impedancias

#	GHZ	S	MA	R	50				
2.000	0.98	-29	3.23	157	0.06	72	0.65	-16	
4.000	0.92	-57	3.00	135	0.10	56	0.60	-32	
6.000	0.89	-80	2.67	117	0.14	43	0.58	-44	
8.000	0.84	-100	2.39	99	0.16	30	0.54	-55	
10.00	0.82	-116	2.12	86	0.17	23	0.53	-64	
12.00	0.77	-130	1.92	72	0.17	17	0.50	-70	
14.00	0.73	-146	1.73	59	0.18	10	0.47	-78	
16.00	0.69	-161	1.60	47	0.19	4	0.47	-90	
18.00	0.67	-172	1.47	39	0.19	-3	0.47	-99	
20.00	0.66	180	1.37	31	0.18	-8	0.47	-104	
22.00	0.65	171	1.27	22	0.17	-8	0.48	-107	
24.00	0.63	162	1.19	15	0.18	-7	0.47	-112	
26.00	0.64	148	1.10	6	0.19	-9	0.46	-123	
! Noise									
1.0	.5	.90	12.	.57					
2.0	.55	.85	21.	.51					
4.0	.60	.75	40.	.44					
6.0	.80	.69	55.	.38					
8.0	1.0	.62	70.	.33					
10.0	1.3	.56	85.	.28					
12.0	1.6	.52	99.	.24					
14.0	1.9	.49	114.	.20					
16.0	2.2	.47	127.	.18					
18.0	2.5	.45	140.	.16					

Tabla 1. Parámetros S y de ruido del transistor NEC710 en archivo con extensión .s2p

Todo el proceso se ha llevado a cabo utilizando como herramienta un programa comercial que permite simular las condiciones de operación de los elementos empleados de modo que es posible obtener una aproximación al comportamiento real de los circuitos diseñados. Una ventaja considerable con la cual se ha contado, es que para trabajar con este programa no ha sido necesario utilizar un modelo (circuito eléctrico equivalente) que simule el funcionamiento del transistor, sino que la simulación se ha podido llevar a cabo alimentando al programa con un archivo de texto, identificado por medio de la extensión .s2p, el cual contiene los datos de los parámetros S y de ruido del transistor, medidos para un cierto rango de frecuencias y para el punto de operación de trabajo previsto (ver tabla 1).

Es de este modo como lo primero en el proceso ha de ser elegir el transistor a utilizar. Donde para poder simular su funcionamiento eléctrico se debe construir un archivo .s2p, ya sea a partir de la tabla de datos técnicos proporcionada por el fabricante o a partir de mediciones hechas

de entrada y salida del circuito estabilizado. en laboratorio por medio de un analizador de redes. Esta lista de parámetros S y de ruido corresponderán a los valores de alimentación, a los cuales se tienen las condiciones óptimas de ruido y ganancia. Es de mencionar que en el caso aquí presentado no se ha sido muy meticuloso al respecto de buscar el dispositivo y las condiciones óptimas de operación para la construcción de una aplicación comercializable, sino que más bien se ha tomado arbitrariamente un transistor cualquiera, el cual trabajará con unas condiciones de alimentación cualesquiera, 3 voltios de drenaje a fuente y -1.5 voltios de compuerta a fuente en este caso.

Se ha mencionado ya anteriormente que los parámetros que sirven de criterio de evaluación con los cuales se pondera la calidad del dispositivo diseñado son la figura de ruido F y la ganancia (de transferencia) G_T . Estos deben, sin embargo, ser calculados a partir de los parámetros S y de ruido a través de ciertas ecuaciones suficientemente conocidas que aparecen en la literatura técnica (por ejemplo ver referencias) y que se transcriben a continuación:

Figura de ruido:

$$F = F_{\min} + \frac{R_n}{Z_0} (Z - Z_{opt}^*) \quad (1)$$

Donde los parámetros proporcionados por el fabricante o determinados a través de las mediciones son la figura de ruido mínima, el coeficiente de proporcionalidad R_n y la impedancia óptima (a la cual el ruido es mínimo). Adicionalmente en la fórmula aparece la impedancia de trabajo ($Z_0=50$ ohmios)

Ganancia de transferencia:

$$G_T = \frac{P_{carga}}{P_{disponible, fuente}} \quad (2)$$

$$G_T = \frac{(1 - |\Gamma_S|^2) |S_{21}|^2 (1 - |\Gamma_L|^2)}{|1 - \Gamma_S S_{11} - \Gamma_L S_{22} + \Gamma_S \Gamma_L S_{11} S_{22} - \Gamma_S \Gamma_L S_{12} S_{21}|^2} \quad (3)$$

En la cual intervienen además de los parámetros S, los factores de reflexión de la fuente y de la carga.

$$G_T = \frac{G'_S \cdot G_0 \cdot G'_L}{f(\Gamma_S, \Gamma_S) |S_{21}|^2 f(\Gamma_S, \Gamma_L)} \quad (4)$$

$$\rho_0 = \frac{G'_L \Gamma_2^*}{1 - |\Gamma_2|^2 (1 - G'_L)} \quad (5)$$

$$\bar{R} = \frac{(1 - |\Gamma_2|^2) \sqrt{1 - G'_L}}{1 - |\Gamma_2|^2 (1 - G'_L)} \quad (6)$$

$$\Gamma_2 = S_{22} + \frac{S_{12} S_{21} \Gamma_S}{1 - S_{11} \Gamma_S} \quad (7)$$

Se mencionó también que un aspecto importante a considerar es el grado de estabilidad de los dispositivos, esto se mide por medio del llamado factor k, donde sucede que solo cuando éste toma un valor mayor que 1 el dispositivo es incondicionalmente estable, la cual es la condición deseada para el diseño de un amplificador confiable.

Factor de estabilidad:

$$k = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2 |S_{12}| |S_{21}|} \quad (8)$$

$$\Delta = S_{12} S_{21} - S_{11} S_{22} \quad (9)$$

Las figuras 1, 2 y 3 muestran las gráficas de parámetros S en diagramas de Smith y polares.

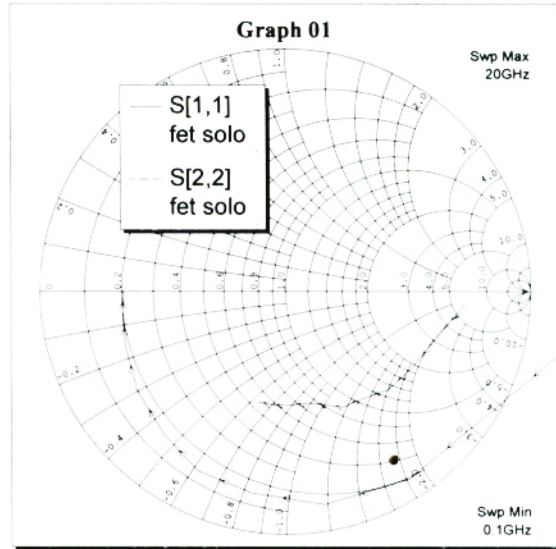


Fig.1: Parámetros S11 y S22 del transistor NET710 para el rango de frecuencias de 0.1 a 20 GHz.

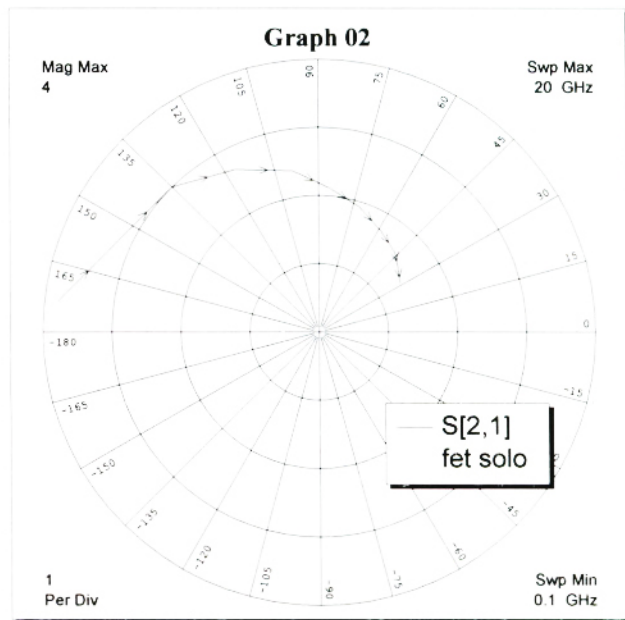


Fig.2: Parámetros S21 del transistor NET710 para el rango de frecuencias de 0.1 a 20 GHz.

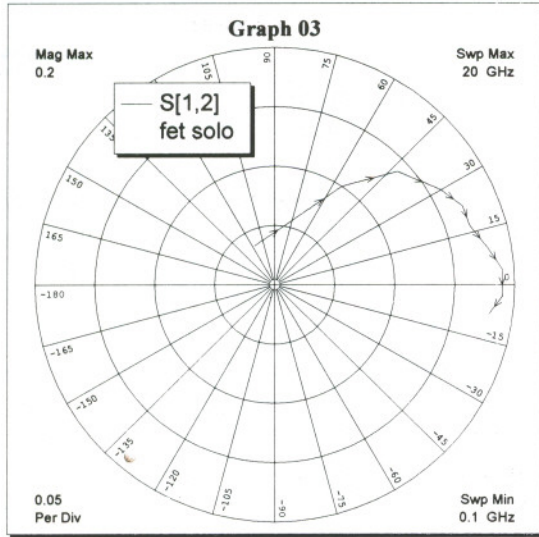


Fig.3: Parámetros S12 del transistor NET710 para el rango de frecuencias de 0.1 a 20 GHz.

A partir de estos datos se obtienen las gráficas de las figuras 4 y 5, en las cuales se muestra el comportamiento con respecto a la frecuencia del factor k, la ganancia y la figura de ruido.

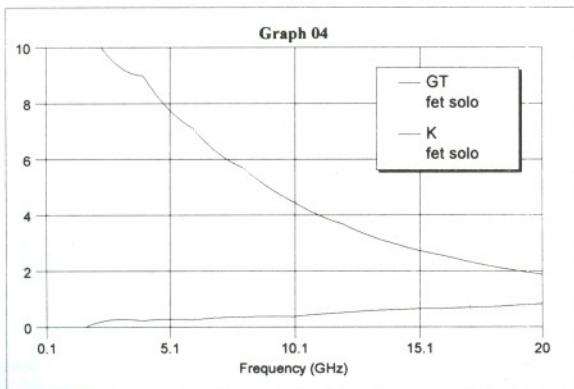


Fig. 4: Gráficas de ganancia y factor de estabilidad k del transistor NEC710

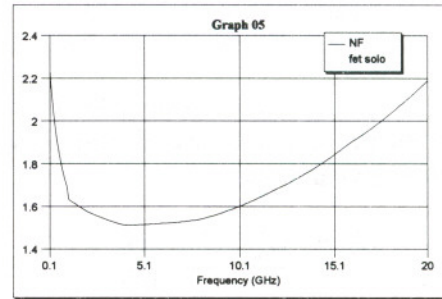


Fig. 5: Gráfica de figura de ruido del transistor NEC710.

Estas gráficas se han obtenido en el simulador. Para ello, en el plano de circuito se ha “dibujado” un esquema inicial (fig. 6) que consta, en este caso, únicamente del transistor (representado por un elemento de tres terminales) y la conexión del mismo a masa (terminal de fuente) y a los puertos de entrada y salida (terminales de compuerta y drenaje respectivamente).

Es de hacer notar que no es necesario conectar la fuentes de alimentación que en la realidad son necesarias para proporcionarle la polarización al transistor, puesto que, como se mencionó anteriormente, el funcionamiento del elemento viene dado por los datos de la tabla 1, los cuales de por si son únicamente válidos para una determinada condición de polarización.

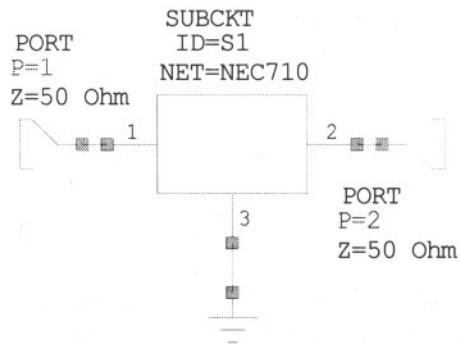
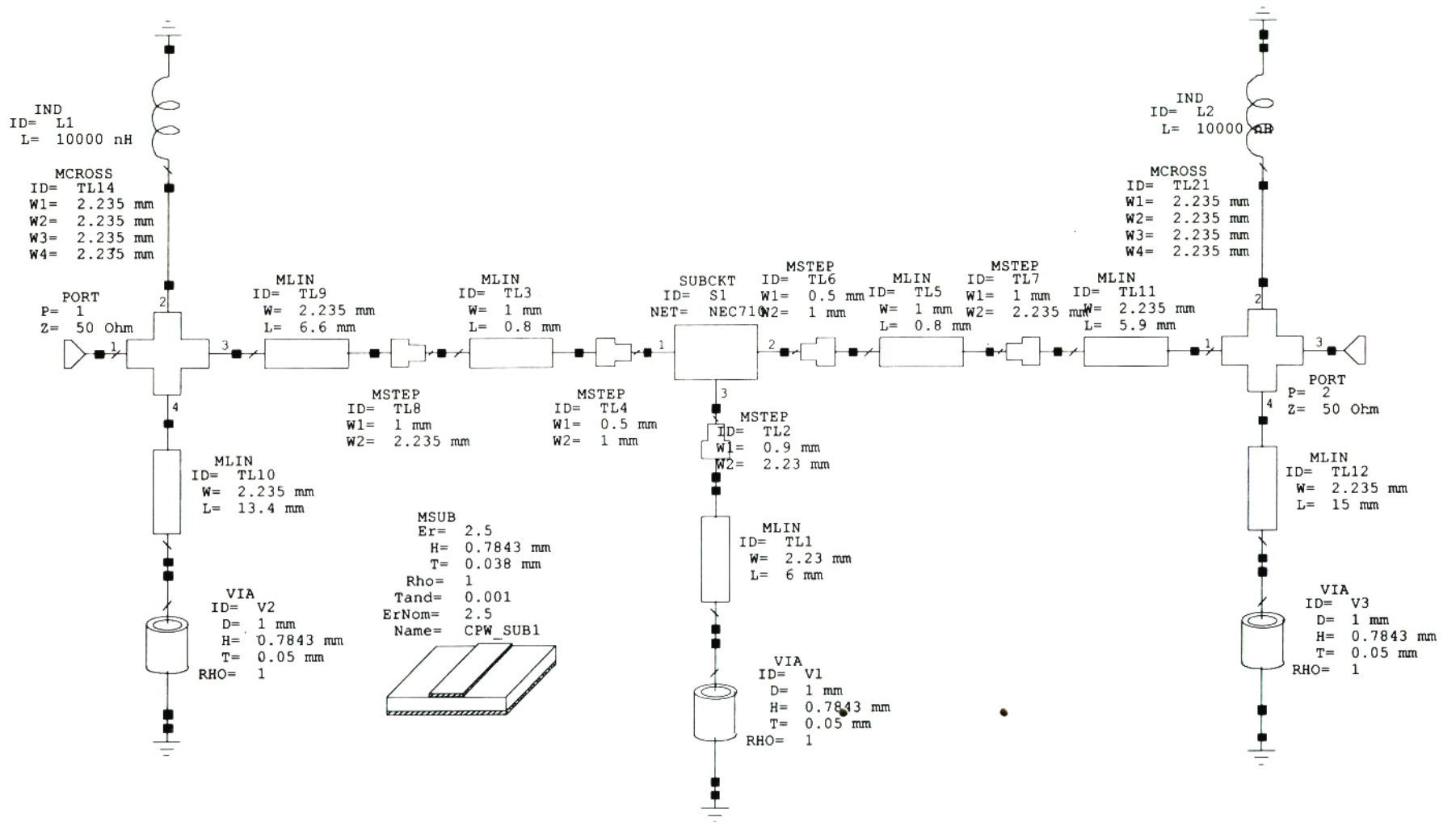


Fig. 6: Diagrama de pruebas del transistor NEC710 representado como una caja negra que contiene los parámetros S y de ruido para una condición de polarización dada.

Figura 7. Diagrama del transistor conectado a través de una primera red de adaptación de impedancias



El siguiente paso en el diseño es la estabilización del transistor, la cual consiste en conectarle elementos de realimentación para que en un amplio rango de frecuencias (cuando no para toda frecuencia) el factor k tome valores mayores que 1. Con la facilidad de cálculo que ofrece un programa de simulación, el proceso se lleva a cabo iterativamente utilizando diversos elementos de, a su vez, valores diversos.

Las dos posibilidades que a la postre han sido utilizadas, son conectar una resistencia de realimentación entre drenaje y compuerta y colocar una impedancia hecha de una línea de transmisión (pista de impreso) de fuente a masa.

En un primer intento, luego de estabilizado el transistor con conexiones ideales, las conexiones reales posteriores hechas con pistas, han provocado una nueva desestabilización del sistema. En el intento final se ha procedido a que antes de pensar en la estabilización del transistor, las conexiones iniciales del mismo debían cumplir con el acople de impedancias que permitieran obtener mínimo ruido y una transferencia de potencia aceptable.

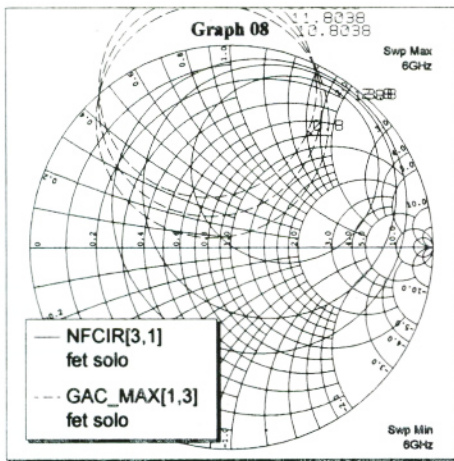


Fig. 8: Círculos de ganancia y de ruido en el plano de impedancia de fuente para el transistor NEC710.

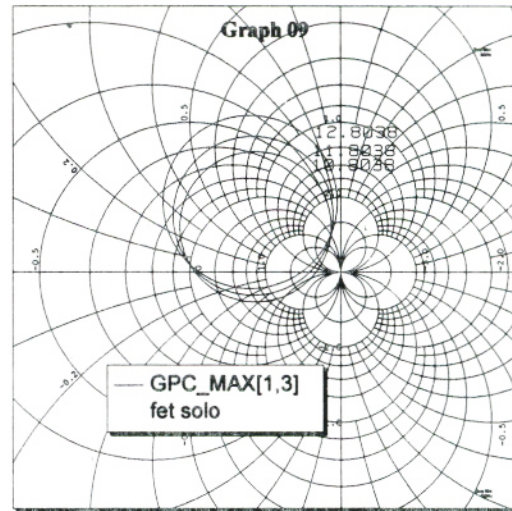
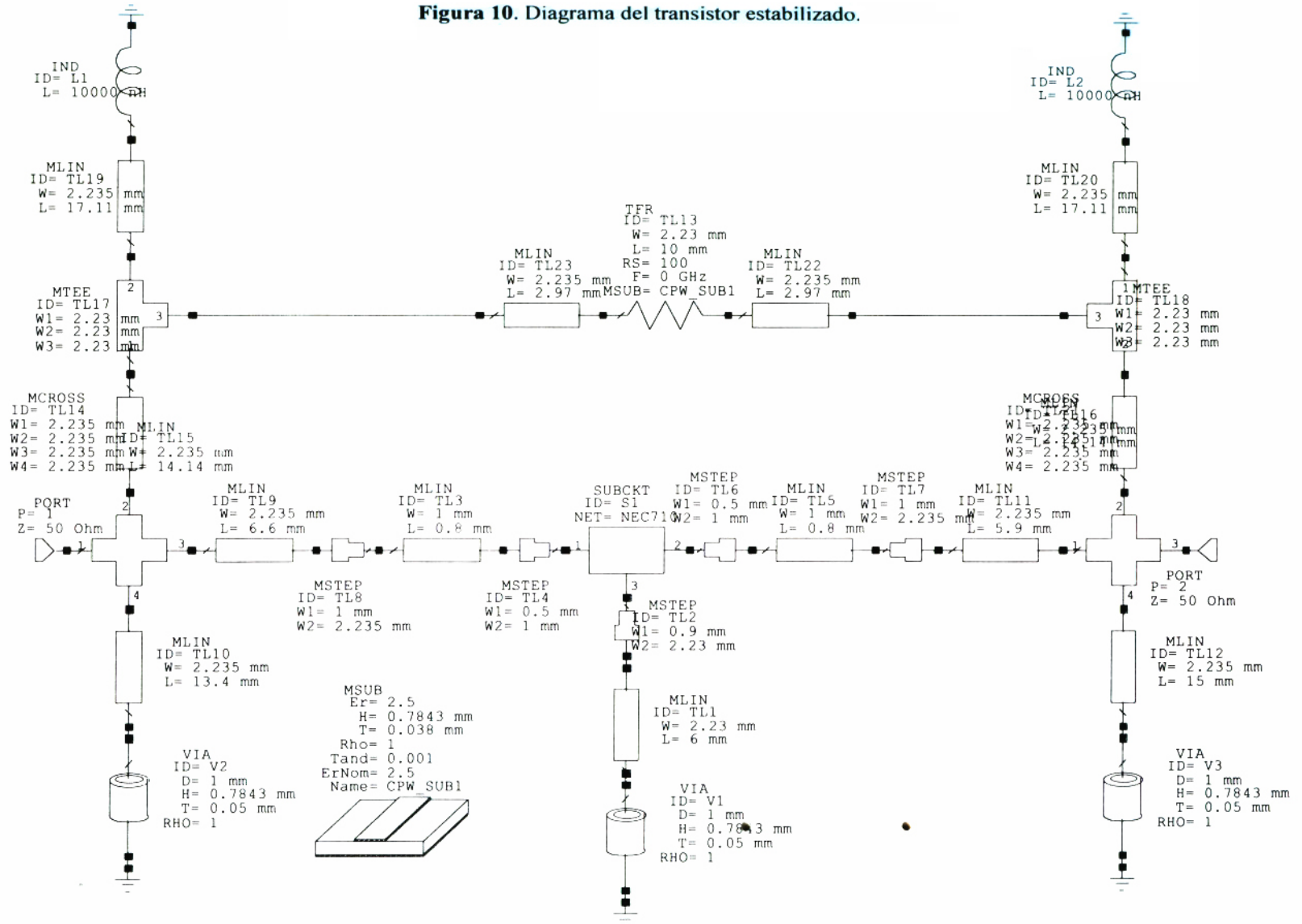


Fig. 9: Círculos de ganancia en el plano de impedancia de carga para el transistor NEC710.

Estas redes de acople se han hecho con pistas de circuito impreso, primero una conectada en serie y luego otra conectada en paralelo y terminada en cortocircuito. Para el dimensionamiento de estas redes se han utilizado los llamados círculos de ganancia y círculos de ruido de un sistema de dos puertos, en este caso del transistor. Estos círculos, los cuales son trazados en un diagrama de Smith, indican todos los valores de impedancia de entrada o de salida para los cuales se obtiene la misma ganancia o la misma figura de ruido. La figura 8 muestra el plano de impedancia de entrada. Los círculos tienden a tener un diámetro menor en cuanto corresponden a condiciones más cercanas al caso óptimo. Aquí se hace evidente que una impedancia que corresponde al caso en que se obtiene un valor óptimo de potencia no es igual a la impedancia a la cual se produce menos ruido. Para el diseño de la red de acople de impedancia de entrada se ha utilizado la impedancia señalada, a la cual se obtiene una figura de ruido óptima (0.8 dB). Así mismo en la figura 9 se tienen los círculos de ganancias correspondientes a la impedancia que hay que conectar a la salida para máxima ganancia. En este caso las condiciones de diseño son relativamente favorables puesto que los círculos pasan muy

Figura 10. Diagrama del transistor estabilizado.



cerca del centro del diagrama, es decir que aún sin red de acople, la ganancia obtenida tendría un valor cercano al ideal.

El proceso de alcanzar finalmente la estabilidad del transistor ha consistido en que se redujo el valor de resistividad de la resistencia impresa utilizada y en ajustar el largo de la pista que une el terminal de fuente del transistor con masa.

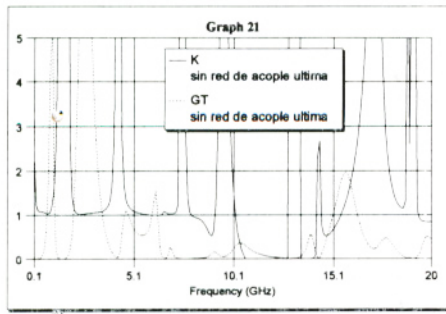


Fig. 11: Gráficas de ganancia y de factor de estabilidad para el transistor estabilizado.

La figura 11 muestra las gráficas de ganancia y factor k para el transistor estabilizado. El objetivo de mantener a k arriba de un valor de 1 se ha conseguido, a costa sin embargo de una disminución de la ganancia, lo cual es normal aunque ésta es una situación que depende mucho del transistor utilizado. Aquellas regiones donde k es menor que 1 se consideran de bajo riesgo de oscilación debido a que la ganancia a esas frecuencias también es muy baja.

A todo esto, el conexionado a través de pistas de circuito impreso, las cuales han sido utilizadas en este diseño, han sido las de microcinta, en la cual el conductor de señal no es más que una pista de una de las caras de la tarjeta impresa y el conductor de referencia o masa es el plano formado por toda la cara opuesta de la tarjeta impresa. Para la simulación ha sido necesario definir el llamado substrato, el cual no es más que el material del cual está hecha la tarjeta impresa, los factores relevantes aquí son la constante dieléctrica y el espesor del dieléctrico, además se define el espesor de la capa

metálica, la conductividad de ésta y las pérdidas en el dieléctrico. La estrategia seguida en el presente diseño fue establecer el ancho de las pistas de modo de obtener una impedancia de línea de 50 ohmios (ver Wadell (1991) por ejemplo) y estimar el largo de las conexiones como múltiplos de aquella distancia (λ medios) a la cual el valor de la impedancia conectada en el extremo vuelve a ser el mismo. Además ha sido necesario utilizar dispositivos que modelen las transiciones, como elementos T para las bifurcaciones, gradas para la conexión de pistas de distinto ancho, esto es entre las patillas del transistor y las pistas del circuito y pasadores para las conexiones a masa.

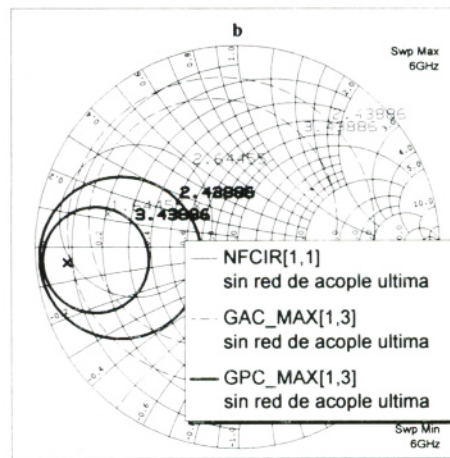
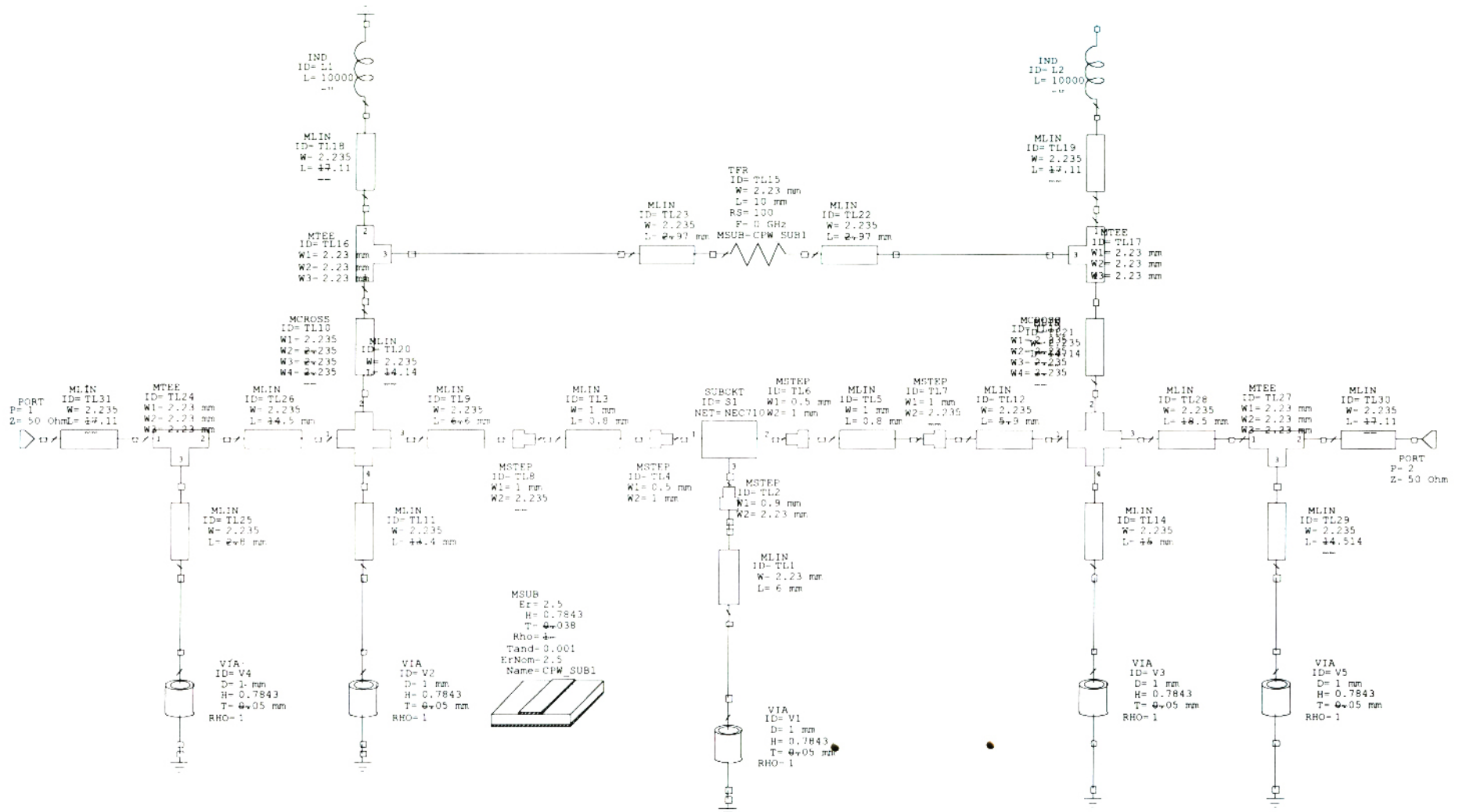


Fig. 12: Círculos de ganancia y de ruido para transistor estabilizado.

Finalmente se debieron calcular, una vez más, redes de acople de impedancias, para la conexión externa a 50 ohmios. La transformación de impedancia se puede describir con facilidad en un diagrama de Smith y tiene lugar por el hecho de que con líneas de transmisión y con elementos reactivos, inductancias y capacitancias, los cuales pueden construirse con líneas de transmisión, los valores de impedancia se pueden mover a voluntad, ya sea como en el caso de las líneas de transmisión, desplazándose a lo largo de un arco con centro en el origen o como en el caso de los elementos reactivos, dependiendo si se

Figura 13. Diagrama de simulación final del amplificador de ruido.



para abajo a lo largo de los círculos de parte real constante de inductancias o admitancias. Así mismo, con líneas de transmisión terminadas en cortocircuito o en circuito abierto, se pueden generar elementos reactivos. Así se muestra en la figura 13, a través de una línea de transmisión en serie y de una en paralelo terminada en cortocircuito, las impedancias óptimas se logran transformar a 50 ohmios.

Para el diseño de las redes finales externas se obtuvieron primeramente estas impedancias óptimas a partir de los círculos de ruido de la figura 12.

Adicionalmente en el diagrama final (fig. 13) aparecen las bobinas de choque que aíslan la región donde hay señal de alta frecuencia y las líneas de alimentación.

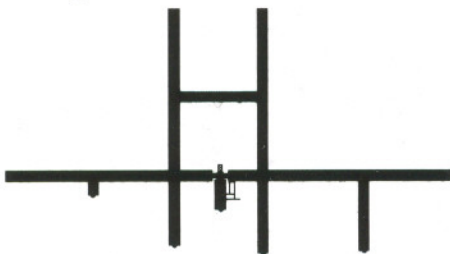


Fig.14: Layout del amplificador de bajo ruido (sin las conexiones a las bobinas de choque y sin los conectores BNC de entrada y salida)

La figura 14 muestra las pistas de la cara superior del impreso, los brazos superiores han de conectarse a las bobinas de choque mencionadas en el párrafo anterior y la resistencia ha de ser construida con tecnología MMIC, es decir, que se construye al elaborar la tarjeta simplemente agregando un material con la resistividad indicada en el diseño.

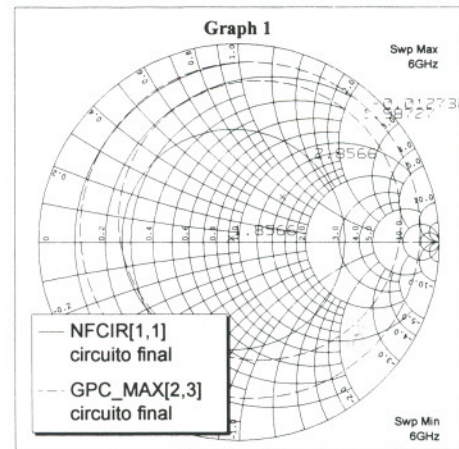


Fig. 15: Círculos de ruido y de ganancia (en plano de impedancia de carga) para el amplificador de bajo ruido.

Las gráficas de la figura 15 muestran que efectivamente se ha obtenido una adaptación de impedancia, puesto que se muestra que la impedancia óptima del LNA es de 50 ohmios. Por último las gráficas de las figuras 16 y 17 muestran el rendimiento final del amplificador diseñado.

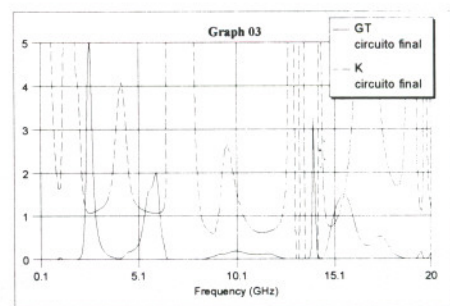


Fig. 16: Gráficas de ganancia y de factor de estabilidad del amplificador de bajo ruido.

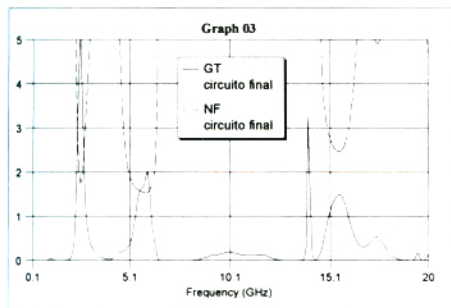


Fig.17: Gráficas de ganancia y de figura de ruido del amplificador de bajo ruido.

Conclusiones

Se ha mostrado de forma sencilla la manera en que con el auxilio de un programa de simulación se ha diseñado un amplificador de bajo ruido (LNA). Especificándose las etapas de diseño y presentando los resultados de cada etapa. En

este caso en particular, debido posiblemente a las características del transistor, el proceso de estabilización ha provocado una disminución sensible de la ganancia del amplificador. Esta situación deberá compensarse con la conexión de varias etapas de amplificadores en cascada.

Referencias

- Michel, H.-J. 1981. Zweitor-Analyse mit Leistungswellen. Teubner Studienbücher. Stuttgart
- Varios. 1994. CAE-Labor. Rechnergestützter Entwurf eines rauscharmen Vorverstärkers für das Satellitenband 12 ± 1 GHz. Technische Universität Berlin.
- Wadell, B.C. 1991. Transmission Line Design Handbook. Artech House. London.